

# ADXⅢ42FE-CORE

42I/O (AD, DA, DIO, Counter)

信号調節機能付き・高速リモートI/O



## Multifunction-I/O-X3 ADXⅢ42FE-CORE user manual

Update 2018-10-11

# SAVA Inc.

## 目次

1. 概要	3
2. 基本仕様	4
3. インターフェース仕様	4
3.1 コネクターと各部名称、取り付け寸法	4
3.2 デジタル入力	7
3.3 デジタル出力	9
3.4 アナログ入力	9
3.5 アナログ出力	9
3.6 エンコーダカウンター／パルスカウンター	9
3.7 温度センサー	9
3.8 トリガ・リングバッファ	9
3.9 デジタルフィルタ	9
3.10 チャタリングキャンセラ(デジタル入力)	9
3.11 CARD_ID	9
4. バッファトリガエンジン	10
4.1 リングバッファ・アナログカウンタ入力	10
4.2 多機能トリガコントローラー	10
4.3 ブロックポーリング	11
4.4 サンプリングタイマー	11
5. カウンタ	12
6. ソフトウェア	13
6.1 本製品を扱う方法	13
6.2 ターゲット ADXⅢ42FE-CORE のコンフィグレーション	13
6.3 ドライバのインストール方法	15
6.4 アプリケーションと API の使い方、レジスタマップの説明	15
6.5 通信環境の整備	15
7. 注意点等	16

## 製品を安全にお使いいただくために

- お客様や他の人々への危害や財産への損害を未然に防ぎ、本製品を安全にお使いいただくために、守っていただきたい事項を説明しています。正しく使用するために必ずお読みになり、内容を良く理解された上でお使いください。
- 7章の注意点等、必ずお守りください。
- 本製品は、予告なく仕様変更を行う場合があります。
- 本製品をご使用になるには、コンピュータ、ハードウェア、ソフトウェアの知識が必要です。
- 本製品は、静電気に弱いので、プリント基板の配線部分や、電子部品を触らないよう、ご注意ください。ボードを持つ場合、基板の板端を持って下さい。
- 本製品は、厳重な品質管理のもとに製造しておりますが、故障等により、設備への重大な被害、損失の発生が予想される場合、安全対策を施して下さい。

## 1.概要

MultifunctionI/O-XIIIシリーズ、信号調節機能機能付きリモート I/O 組み込みモジュール**"ADXIII42FE-CORE"**は Ethernet 接続専用の高速リモート I/O で**"ADXIII42LE-CORE"**に比べ 4~5 倍高速でデータ収集できます。最大 42 点のアナログ・デジタル・カウンタなどのマルチファンクション I/O を有し、多機能トリガ、リングバッファの搭載により、連続の高速長期データ収集能力に優れています。多機能シグナルコンディショニング機能は、様々なセンサーやドライバを異種混在で接続でき、システムのシンプル化に貢献します。大きさは 132mm×60mm と小さくシステムの小型化・高集積化に貢献できます。公開レジスタマップ、Windows ドライバの API(ADiox3-API)、Windows 専用アプリ(MultLoggerX3)の 3 方式で本製品を扱えます。

### AnalogInput

- ◆ 8 チャンネル 16Bit A/D コンバーター
- ◆ プログラマブル信号調節  
熱電対 8 種 / 白金測温抵抗体 2 種 / 電圧バイポーラ±10V~±10mV / 電流 4-20mA/電圧ユニポーラ 4.096V/ をチャンネル毎に設定可能。
- ◆ デジタル式熱電対冷接点補償
- ◆ パーンアウト検出、リアライザ
- ◆ 白金測温抵抗体入力は雑音に強い定電流駆動
- ◆ 8 チャンネル独立 8 次デジタルフィルタ
- ◆ オフセット誤差のセルフキャリブレーション
- ◆ 薄膜抵抗で高い直流精度を実現
- ◆ インストゥルメンテーションアンプ入力
- ◆ 電源 ON/OFF 全状態での過入力保護

### AnalogOutput

- ◆ 2 チャンネル 16Bit
- ◆ シングルゲイン(+10V)
- ◆ 精密金属皮膜抵抗で高い直流精度を実現
- ◆ 連続短絡保護

### DigitalInput

- ◆ 16 チャンネル
- ◆ チャタリングキャンセラー(デジタルフィルタ)
- ◆ TTL/LVTTL 入力
- ◆ チャタリングキャンセラー(デジタルフィルタ)
- ◆ 電源 ON/OFF 全状態での過入力保護

### DigitalOutput

- ◆ 16 チャンネル
- ◆ LVTTL 出力
- ◆ 出力短絡保護

### PowerSupply

- ◆ DC/DC コンバーター直後の多段 LCπ 型フィルタ
- ◆ ±15V 電源による高 D レンジ
- ◆ +5V デバイスは+15V を低雑音リアレギュレータで再安定
- ◆ 全アンプ独立リップルフィルタによる低雑音
- ◆ 大容量セラミックスコンデンサにより電解コンデンサレス
- ◆ アナログ系と独立したデジタル系の安定化電源

### FPGA(160000LogicGate)

#### Ring-buffer and trigger-engine

- ◆ アナログ入力 8ch&カウンタ入力 4ch を同一サンプリングクロックで高速連続 I/O する 4108Byte x2 バンクリングバッファ
- ◆ デジタル入力、温度を 1 バッファ毎に付与
- ◆ 開始/停止独立のトリガコントロール
- ◆ 多様なトリガモード  
アナログエリア/エッジ、デジタルパターン/エッジ、カウンタコンペアパターン/エッジ、計測サイズ(停止のみ)
- ◆ トリガディレイ

#### DIO function(Counter)

- ◆ 32Bit エンコーダカウンタ×4 チャンネル
- ◆ 1/2/4 倍速及びパルス
- ◆ ラッチ、リセット条件の指定

32Bit100MHz Bus

### Ethernet interface

- ◆ MPU 32Bit100MHz
- ◆ 10BASE-T/100BASE-TX オートネゴシエーション
- ◆ TCP/IP 用 32KbyteX2 大容量パケットバッファ

### ADiox3-API ライブラリ

- ・最新鋭 ADiox2-API
- ・Windows10(64/32Bit)、Windows8.1(64/32Bit)、Windows8(64/32Bit)、Windows7(64/32Bit)、WindowsVista(64/32Bit)、WindowsXP(32Bit)

#### 略語について

本文には以下の略語が多く使われます。

**AIxx** はアナログ入力 xx チャンネルを表します。

**AOxx** はアナログ出力 xx チャンネルを表します。

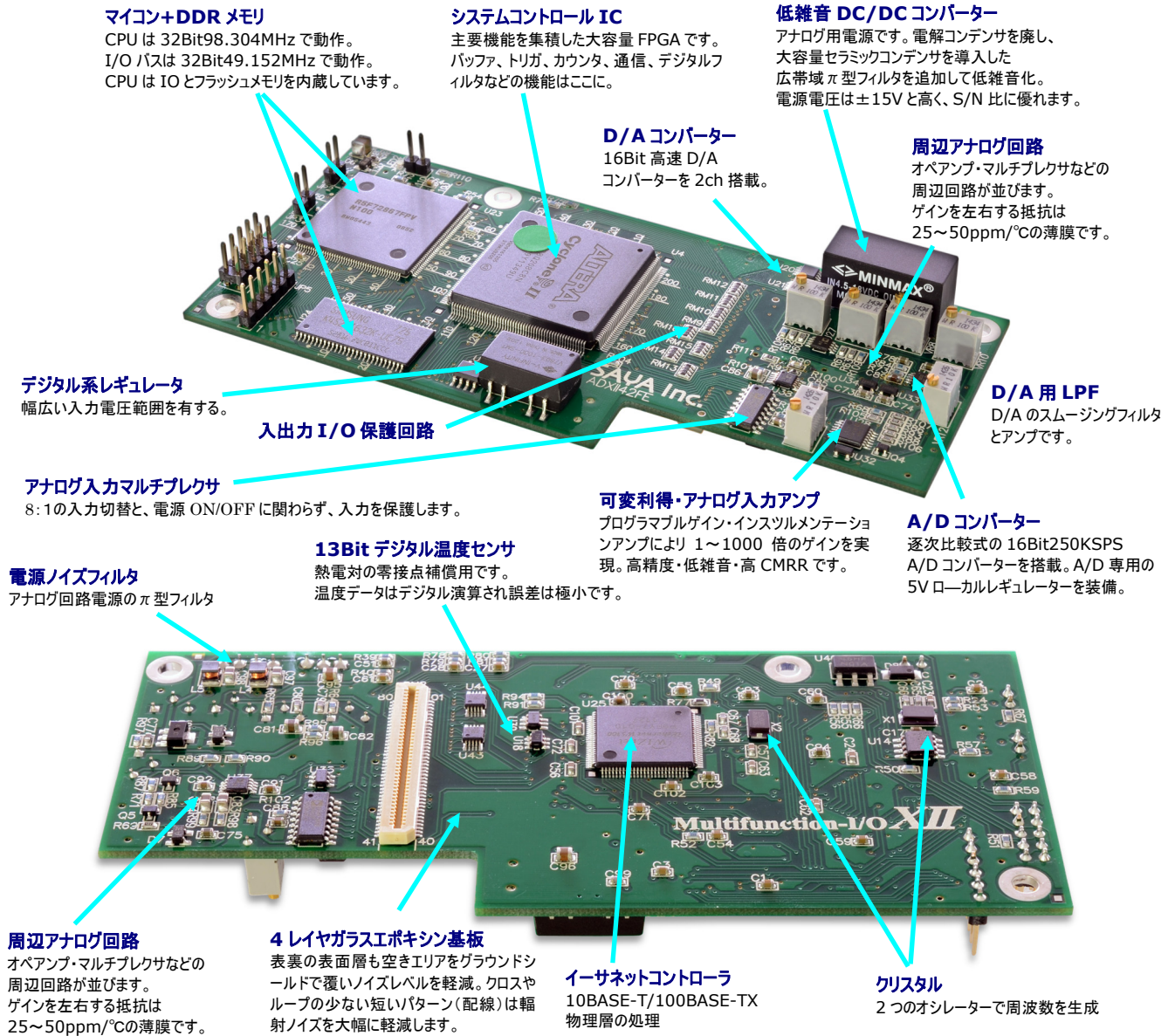
**DIxx** はデジタル入力 xx チャンネルを表します。

**DOxx** はデジタル出力 xx チャンネルを表します。

**CTCxx** はカウンタ入力チャンネルを表します。

## 2.基本仕様

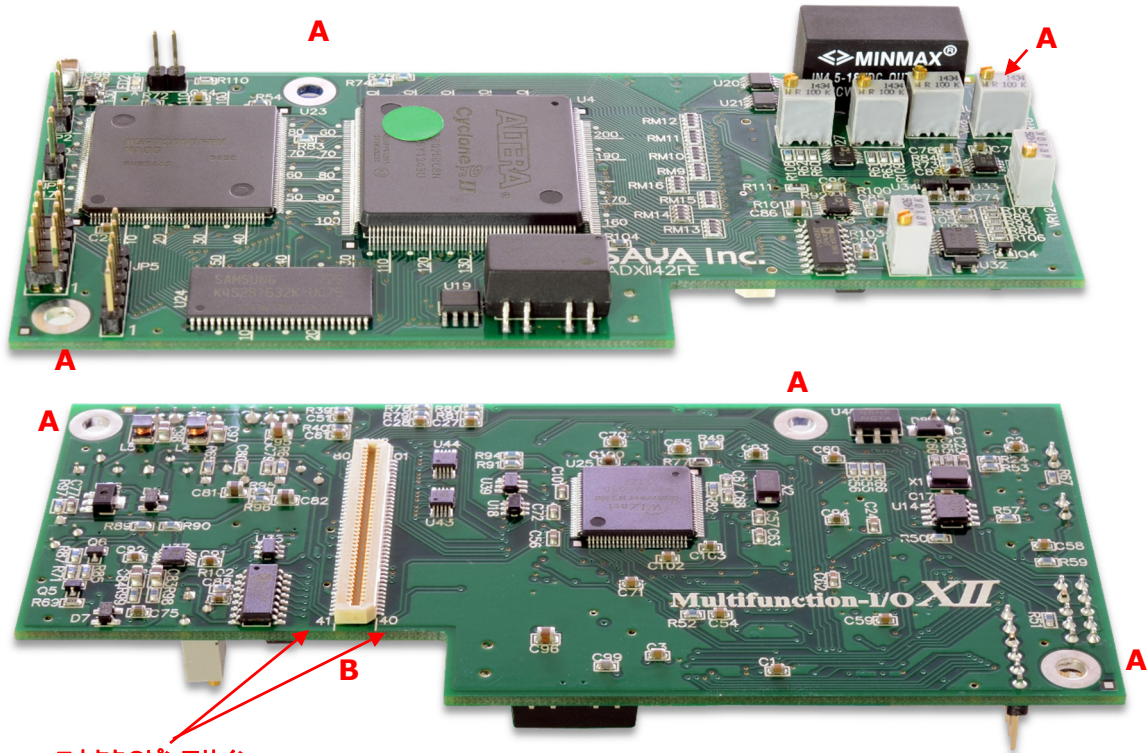
ラインナップ	:: <b>ADXIII42FE-CORE</b> (ETHERNET 版 TCP)
寸法	: W132×D60×H16mm
消費電力	: 2.9W (電源電圧 +12V 時) (代表値)
周囲温度・湿度	: -5~60°C (動作時) -55~125°C (保存時) 10~90%RH(動作時: 結露なきこと)
通信方式	: 有線 LAN(Ethernet)



### 3.インターフェイス仕様

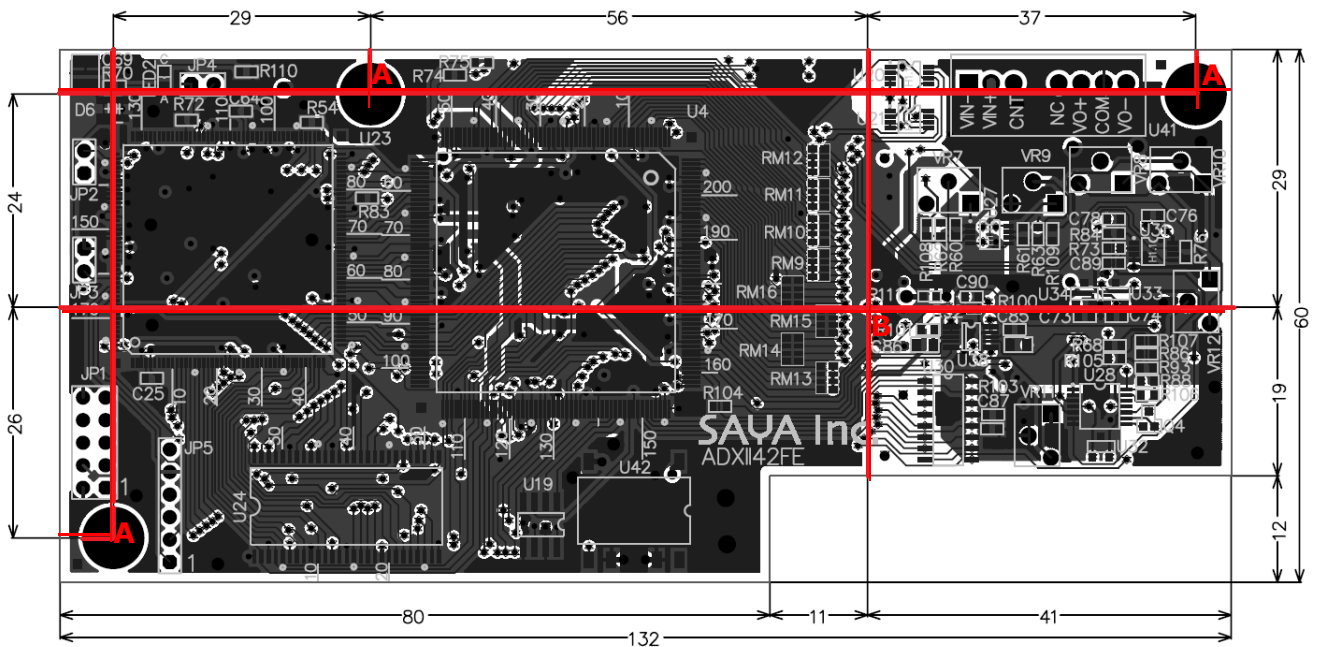
#### 3.1 コネクタと各部名称、取り付け寸法

表裏の基板写真を示します。ベースとなる基板への装着は、3箇所(3.5φ)の取り付け穴 A と、コネクタ B によって行います。コネクタ B のピンアサインは基板に示してあります。



コネクタのピンアサイン

取り付け穴 A、コネクタセンタ B と外形の寸法は次の通りです。下図 B の赤線のクロスしている場所が、コネクタセンタです。A の個所は高さ 3mm の M3 スペースで保持してください。



コネクタ受け側は **Panasonic AXN480330** です。ピンアサインは前述の通り基板に示され、接続は以下の通りです。

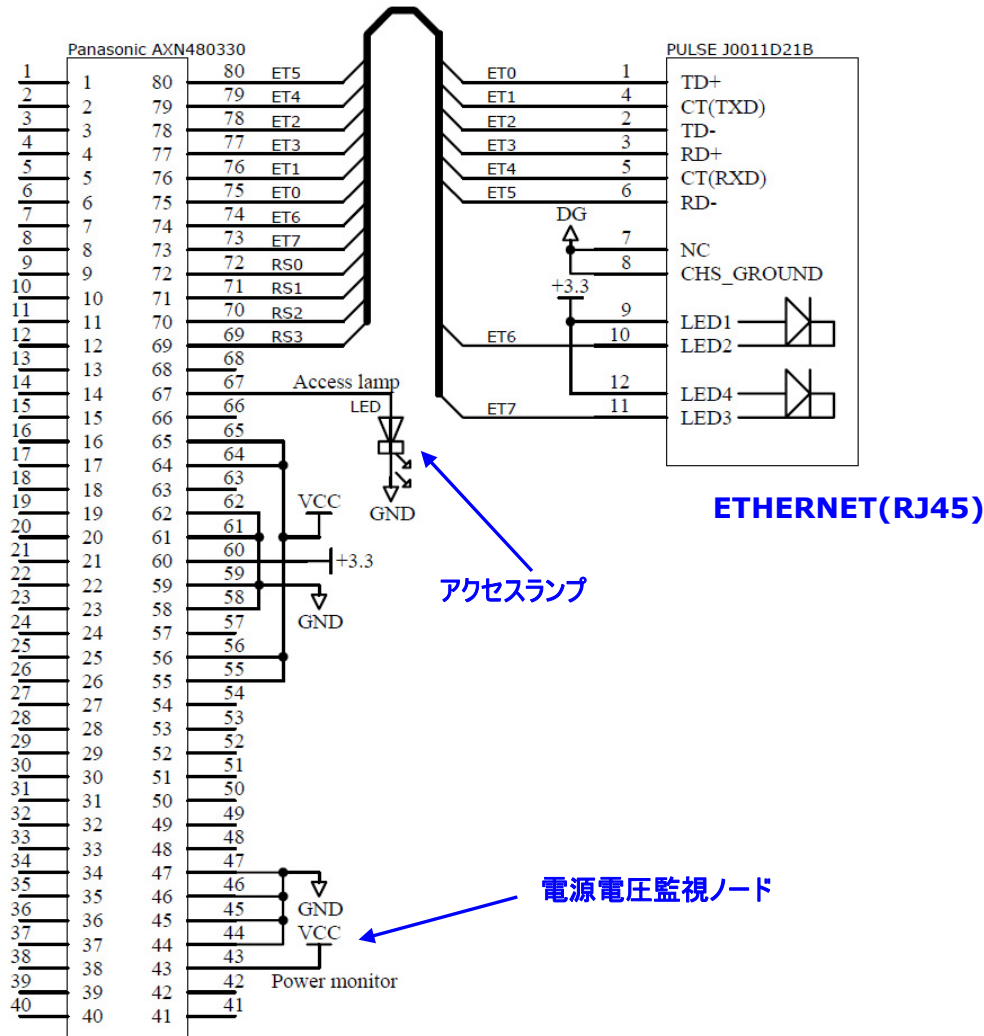
ピン番	信号名	ピン番	信号名
1	DI15	80	ETHERNET5(RXD-)
2	DI14	79	ETHERNET4(CT(RXD))
3	DI13	78	ETHERNET2(TXD-)
4	DI12	77	ETHERNET3(RXD+)
5	DI11	76	ETHERNET1(CT(TXD))
6	DI10	75	ETHERNET0(TXD+)
7	DI9	74	ETHERNET6(LED アクティビティ)
8	DI8	73	ETHERNET7(LED リンク)
9	DI7	72	
10	DI6	71	
11	DI5	70	
12	DI4	69	
13	DI3	68	
14	DI2	67	LED
15	DI1	66	
16	DI0	65	VCC
17	DO15	64	VCC
18	DO14	63	
19	DO13	62	GND
20	DO12	61	GND
21	DO11	60	+3.3VO
22	DO10	59	GND
23	DO9	58	GND
24	DO8	57	
25	DO7	56	VCC
26	DO6	55	VCC
27	DO5	54	
28	DO4	53	
29	DO3	52	
30	DO2	51	
31	DO1	50	
32	DO0	49	
33	AI0	48	
34	AI1	47	GND
35	AI2	46	GND
36	AI3	45	GND
37	AI4	44	GND
38	AI5	43	POW-LEVEL
39	AI6	42	AO1
40	AI7	41	AO0

### 信号名の説明

AIxx	アナログ入力 xx チャンネルを表します。
AOxx	アナログ出力 xx チャンネルを表します。
DIxx	デジタル入力 xx チャンネルを表します。
DOxx	デジタル出力 xx チャンネルを表します。
POW-LEVEL	電源電圧モニタ入力です。電圧は 1/10 に減圧され A/D コンバータでデジタル信号に変換されます。 (入力抵抗 22.2KΩ)
GND1	アナロググラウンドです。
GND2	デジタルグラウンドです。
VCC	電源入力です。本製品の電源入力範囲は+5V~+16V です。逆電圧・過電圧は禁止です(破損します)。
+3.3Vo	3.3V 出力です。30mA 以内でご使用ください。過電流を流すと破損しますのでご注意ください。
LED	アクセスランプ駆動用です。正論理・電流制限抵抗内蔵ですのでグラウンド間に LED を挿入してください。
ETHERNETxx	Ethernet のパルストランス~RJ45 コネクタへの接続端子です。LED は負論理なので+3.3V の間に挿入します。

### 周辺回路の配線事例

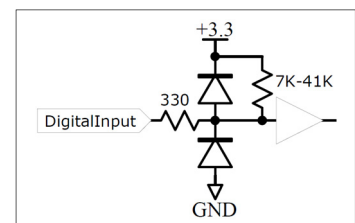
I/O 以外の接続例方法を以下に示します。トランス内蔵 RJ45 コネクタは PULSE J0011D21B を使用しています。



### 3.2 デジタル入力

入力は LVTTTL(TTL)規格で、プルアップ抵抗により開放状態はハイ電位に保たれます。ダイオードは過入力保護用です。

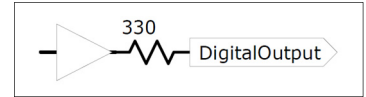
点数	: 16 チャンネル
規格	: LVTTTL(TTL)レベル(電圧正論理)
サンプリング周波数	: A/D のサンプリング周波数でサンプリング
最大許容入力電圧	: +6V (電源 OFF 時の長時間の過電圧は避けてください)
内部プルアップ	: 7~41KΩ/3.3V
パツアトリガエンジン	: 1 バンクにつき 1 回の低速転送
エンコーダカウンター	: DI15~0 に 4 機のカウンタを割付可
トリガソース	: DI15~0 に割付可 (パターントリガ・エッジトリガ共に)



### 3.3 デジタル出力

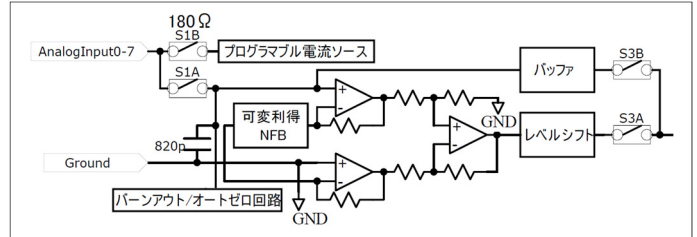
LVTTTL 出力に 330 Ω の短絡保護抵抗経由で出力します。

点数	: 16 チャンネル
規格	: LVTTTL(TTL)レベル(電圧正論理)
サンプリング周波数	: D/A のサンプリング周波数でサンプリング
最大許容出力電流	: 2mA (1320 Ω 以上の負荷抵抗で受けてください)
初期状態	: 0 を出力



### 3.4 アナログ入力

スイッチ S1A,S1B は 8:1 の入力チャンネルマルチプレクサで S1A は入力、S1B は電流ソース切替え用です。S1B は白金測温抵抗体等の電流ソースが必要な場合のみ ON します。8 入力なので S1A,S1B は実際には 8 組あり指定されたチャンネルのみ ON します。アンプはインストルメンテーションアンプ構成で 1 倍～1000 倍の可変利得増幅を行います。S3A/S3B はどちらか 1 方のみ ON します。S3B が ON している場合には 4.096V ユニポーラモードになります。このモードは温度ドリフトが少ない反面、初期誤差は大きくなります。



点数	: 常時 8 チャンネル
A/D コンバータ	: 16Bit
入力レンジ	: 電圧 ±10V、±1V、±100mV、±10mV、4.096V : 電流 4-20mA (500 Ω / 350 Ω / 47 Ω) : 温度 熱電対(K,J,E,T,R,S,N,B)、白金測温抵抗体(JPt100定電流駆動,Pt100定電流駆動)
入力インピーダンス	: 10MΩ ±5%
最大許容入力	: +55V,-40V (電源 ON/OFF に依存せず、電源 ON 時 ±15V を超えると入力カットオフになります)
温度係数	: ±10mV レンジ オフセット温度係数 ±102ppm/°C、ゲイン温度係数 ±211ppm/°C (オートゼロ未使用) : ±100mV レンジ オフセット温度係数 ±103ppm/°C、ゲイン温度係数 ±211ppm/°C (ワースト値) : ±1V レンジ オフセット温度係数 ±114ppm/°C、ゲイン温度係数 ±211ppm/°C : ±10V レンジ オフセット温度係数 ±222ppm/°C、ゲイン温度係数 ±211ppm/°C : 4.096V レンジ オフセット温度係数 ±101ppm/°C、ゲイン温度係数 ±101ppm/°C
高調波歪率	: 2 次-81dB、3 次-95dB、4 次-90dB (25Hz±8V、±10V レンジ、250SPS、デジタルフィルタなし)
SN 比	: 86.9dB (±10V レンジ、250SPS、デジタルフィルタあり、入力ショート) : 63.7dB (±1V レンジ、250SPS、デジタルフィルタあり、入力ショート) : 51.9dB (±100mV レンジ、250SPS、デジタルフィルタあり、入力ショート) : 50.0dB (±10mV レンジ、250SPS、デジタルフィルタあり、入力ショート) : 76.5dB (±10V レンジ、250SPS、デジタルフィルタなし、入力ショート) : 54.4dB (±1V レンジ、250SPS、デジタルフィルタなし、入力ショート) : 40.5dB (±100mV レンジ、250SPS、デジタルフィルタなし、入力ショート) : 36.8dB (±10mV レンジ、250SPS、デジタルフィルタなし、入力ショート) (S/N 計算は PeakToPeak 計算で、rms 換算ではないので最大 9dB ほど厳しい)
バッファトリガエンジン	: 1 バンクにつき 8ch×128 サンプルの高速転送
トリガソース	: AI0 に割付可

#### 【零接点補償・リニアライザ】

Windows ドライバは、熱電対の零接点補償はオンボード温度センサーで取得したデータを使い、リニアライザを合わせソフト処理します。オンボード温度センサの分解能は 0.03125°C、精度 0.5°C(typical)/1°C(max)、時定数 2 秒です。レジスタを直接アクセスして、ソフトを 1 から製作する場合、オンボード温度センサの値を使い零接点補償を行ってください。またリニアライザもソフト処理してください。

#### 【豊富な機能】

Windows ドライバでは以下の機能が提供されます。

スケーリング	: 指定の電圧レンジを、別の物理定数に変換することができます。
バーンアウト検出	: 熱電対や 4-20mA 信号源などの入力の外れたことを示すバーンアウト検出機能を持ちます。
アラーム	: オーバー/アンダー/インレンジ/アウトレンジ/2 段階アラームを使うことができます。
校正	: オフセット(ゼロ)、ゲイン(スパン)を校正することができます。
オートゼロ	: 運用中にオフセットを自動校正することができます。

#### 【注意点】

アナログ入力は極めてインピーダンスが高いため、雑音や静電気に弱いです。これらの影響を最小にするには、使用していないアナログ入力をグラウンドに短絡するか、低抵抗でグラウンドにショートしてください。



### 3.5 アナログ出力

R ラダー式 16Bit 電圧出力 D/A コンバーターです。**ADXIII42LE** 系の PWM-DAC に比べ高速応答です。

点数	: 2 チャンネル
D/A コンバータ	: 16Bit
出力レンジ	: +10V
出力インピーダンス	: 240Ω ±0.5%
最大許容出力電流	: 10mA (短絡時・連続短絡は禁止されています)
S/N 比	: 93dB (帯域 80KHz リミット)
周波数特性	: 540Kz-3Db
ゼロ温度係数	: ±1.1ppm/°C (typical)
ゲイン温度係数	: ±41ppm/°C (typical)
初期状態	: 0(0V)

### 3.6 エンコーダカウンター／パルスカウンター

点数	: 常時 4 チャンネル
形式	: 4 倍速エンコーダー、2 倍速エンコーダー、1 倍速エンコーダー、パルス
ビット長	: 32Bit
ハードコンペア	: なし
サンプリング周期	: 12.288MHz
バッファトリガエンジン	: 1 バンクにつき 4chx128 サンプルの高速転送
入力	: DI15~0 に割付可、詳細については第 6 章 1 節を参照のこと

### 3.7 温度センサー

点数	: 1 チャンネル
ビット長	: 16Bit(実質 13bit)
バッファトリガエンジン	: 1 バンクにつき 1 回の低速転送
主な用途	: 零接点補償、基板の異常温度管理

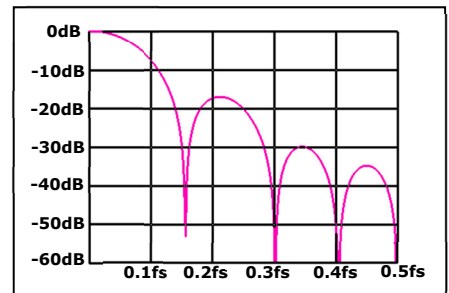
### 3.8 トリガ・リングバッファ

トリガ種類	: アナログレベル／立上り or 立下り or 範囲内 or 範囲外 or デュアルエッジ : デジタル／パターン(マスク可) or 立上りエッジ or 立下りエッジ or 両エッジ : 無条件／ストップカウンター(停止トリガのみ) ...いずれも開始と停止独立して設定できる
プリトリガ	: なし
トリガディレイ	: 0~65535
バッファサイズ	: 1027 ダブルワード×2 バンク
リングバッファ対象	: AI0~7(各 128 サンプル)、CTC0~3(各 128 サンプル)、 : 温度(1 サンプル)、DI0~15(1 サンプル)

### 3.9 デジタルフィルタ(アナログ入力)

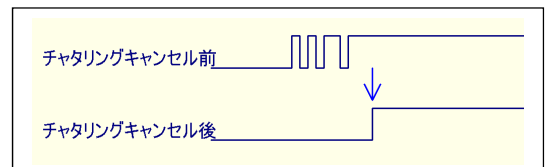
アナログ入力は A/D 変換後、デジタルフィルタの通過を選択できます。デジタルフィルタは 8 次 FIR ローパス型で、1 チャンネルずつ独立しています。右は、サンプリング周波数を  $f_s$  とした場合の周波数特性で、簡単なノイズ除去用です。

このフィルタはアンチエイリアスフィルタを兼ねてはいませんので、サンプリング周波数の 1/2 以上の周波数スペクトルを印加される恐れがある場合、エイリアス(折り返し雑音)防止のため、アンチエイリアスフィルタを通してアナログ入力して下さい。



### 3.10 チャタリングキャンセラ(デジタル入力)

スイッチやメカニカルリレーは ON/OFF 切り替え時の瞬間にチャタリングが生じる可能性があります。(切り替えの瞬間、非常に短い周期で ON-OFF-ON-OFF を繰り返しながら状態が遷移していくこと) これによりカウンターが飛んだりする誤動作が考えられます。本製品は、チャタリングを防止するチャタリングキャンセラーを内蔵しています。チャタリングキャンセラーにより応答速度は低下するので、OFF にすることができます。高速のパルス信号を計測したい場合にはチャタリングキャンセラーを OFF としてください。(※チャタリングキャンセル時間: 約 15usec (本機能を on にすると、応答性は悪くなります))



### 3.11 CARD\_ID

**ADXIII42FE-CORE** はソフトウェアで割り振られた、IPアドレスと、それに対応する **CARD\_ID**(0~3)で識別されます。複数の **ADXIII42FE-CORE** でシステムを構築した場合、途中、電源や通信が遮断された機器があると、該当の **ADXIII42FE-CORE** をシステムから外して、残りの機器で運用を続け、外された機器が復活すると、自動的にシステムに加えられる動的なグルーピング機能を有しています。

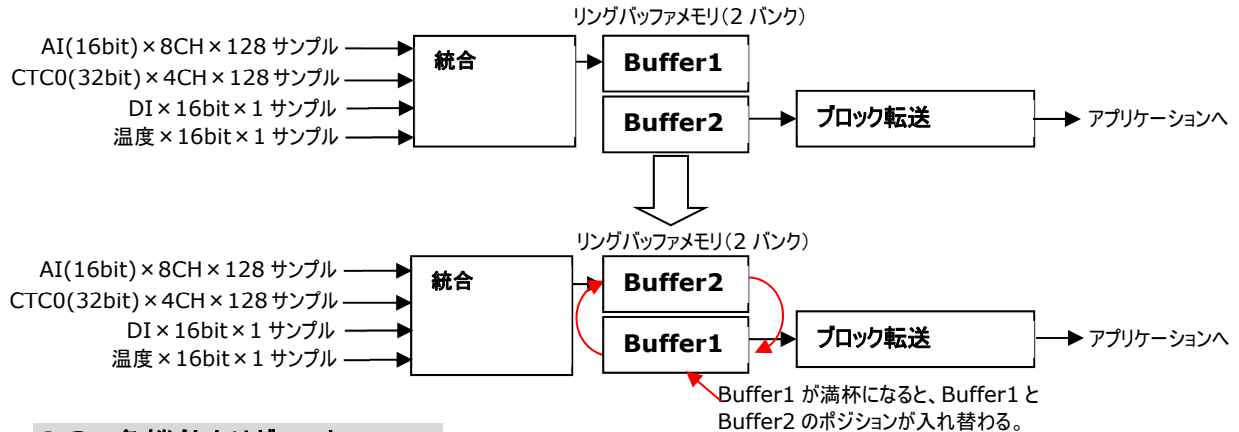
※**ADXIII42FE-TERM, ADXIII42FE-MI, ADXIII42FE-CORE** は混在運用できます。

## 4. バッファトリガエンジン

### 4.1 リングバッファ・アナログカウンタ入力

アナログ入力 (16bit × 8ch) とカウンタ入力 (32bit × 4ch) は統合され、256bit = 32byte = 8double-word の複合データになります。このデータはサンプリング周期に同期して、バッファメモリへ順次書き込まれます。バッファメモリは 8ch のアナログ入力 128 サンプル、4 チャンネルのカウンタ入力 128 サンプル分のサイズがあり、さらに 16bit の DI、16bit の温度データも各 1 サンプルも統合されます。

バッファメモリは 2 バンク実装され、書き込み中のバッファが満杯になると、バンクチェンジを行って読み出しモードになります。その間は、もう一つのバッファメモリに書き込みを続け、データ収集を継続します。バンクチェンジと同時に、割り込みレジスタのフラグがアサートしますので、このタイミングで満杯になったバッファメモリのデータを読み出します。この動作を循環して繰り返すことで低負荷で高速の連続データ収集を実現します。バッファサイズは **4104byte × 2bank** です。

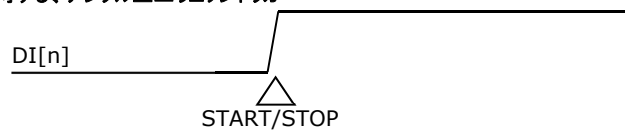


### 4.2 多機能トリガコントローラ

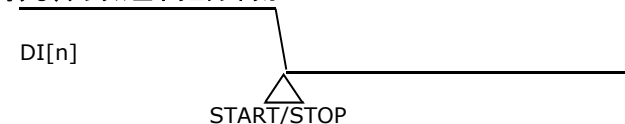
前記リングバッファは、トリガコントローラによって『スタート』『ストップ』を制御できます。トリガ条件は、『スタート』『ストップ』で独立して設定できます。トリガ種類を以下に示します。トリガを使用するには、トリガモードと関連するパラメータを設定します。

#### 【トリガモード】

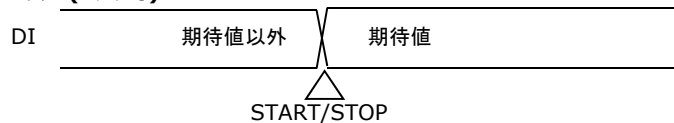
##### [1] 任意チャンネルのデジタル入力に対する、デジタル立上りエッジトリガ



##### [2] 任意チャンネルのデジタル入力に対する、デジタル立下りエッジトリガ

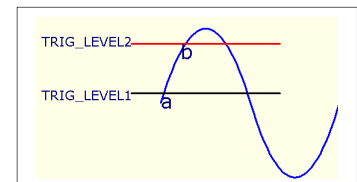


##### [3] デジタル入力に対するパターントリガ(マスク可)



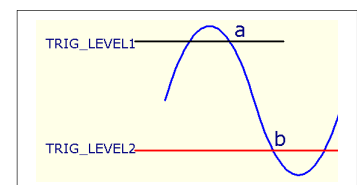
##### [4] アナログ入力ポジティブエッジトリガ

トリガモードはアナログレベル [API 定義は AI\_LEVEL] を指定します。TRIG\_LEVEL1 < TRIG\_LEVEL2 とした場合、右図 b の位置、立上りトリガします。アナログ入力が増えた (a 点)、続いて、TRIG\_LEVEL2 を超えた (b 点) でトリガします。TRIG\_LEVEL1 ~ TRIG\_LEVEL2 の領域はノイズ等に対する不感帯 (ヒステリシス) に相当します。



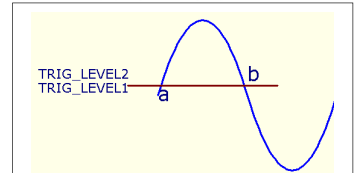
##### [5] アナログ入力のネガティブエッジトリガ

トリガモードはアナログレベル [API 定義は AI\_LEVEL] を指定します。TRIG\_LEVEL1 > TRIG\_LEVEL2 とした場合、右図 b の位置、立下りトリガします。アナログ入力が増えた (a 点)、続いて、TRIG\_LEVEL2 を下回った (b 点) でトリガします。TRIG\_LEVEL1 ~ TRIG\_LEVEL2 の領域はノイズ等に対する不感帯 (ヒステリシス) に相当します。



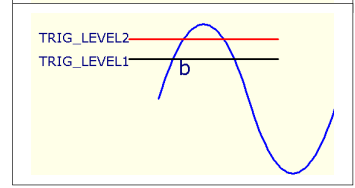
**[6]アナログ入力のデュアルエッジトリガ**

トリガモードはアナログレベル [API 定義は AI\_LEVEL] を指定します。  
 TRIG\_LEVEL1=TRIG\_LEVEL2 とした場合、右図 b の位置でトリガします。アナログ信号レベルが TRIG\_LEVEL1 を超え(a 点)、続いて TRIG\_LEVEL2 を下回った地点(b 点)でトリガします。



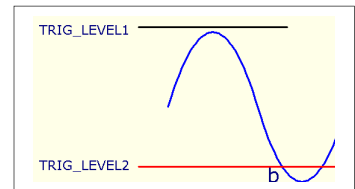
**[7] アナログ入力のインエリアトリガ**

トリガモードはアナログエリア[API 定義は AI\_AREA] を指定します。  
 TRIG\_LEVEL1>TRIG\_LEVEL2 とした場合、右図のようなアウトエリアトリガ(インレンジトリガ)になります。アナログ信号レベルが TRIG\_LEVEL1 から TRIG\_LEVEL2 の範囲内に入った地点(b 点)でトリガされます。



**[8]アナログ入力のアウトエリアトリガ**

トリガモードはアナログエリア[API 定義は AI\_AREA] を指定します。  
 TRIG\_LEVEL1<TRIG\_LEVEL2 とした場合、右図のようなアウトエリアトリガ(アウトレンジトリガ)になります。アナログ信号レベルが TRIG\_LEVEL1 から TRIG\_LEVEL2 の範囲外に出た地点(b 点)でトリガされます。



**[9]無条件トリガ**

トリガモードはアナログエリア[API 定義は BURST] を指定します。リングバッファを開始すると、その瞬間トリガします。ストップトリガでこの条件を指定すると、無条件停止になるので使いません。[1]～[8]のトリガを使わず、ソフトウェアの開始ボタンなどでデータ収集をスタートする一般的な動作は、このトリガを使います。

**[10]トリガリセット**

リガモードはアナログエリア[API 定義は RESET] を指定します。ストップトリガでこの条件を指定すると、ストップ条件は成立しなくなり、ソフトウェアでリングバッファを停止するか、ストップカウンター(後述)で停止させることになります。

**[ストップカウンター]** リングバッファの停止条件には、ストップトリガのほかに、ストップカウンターが使えます。これはリングバッファを 1 単位=1 バンクとして、指定バンク分(=指定容量)の取り込みを行うと、自動的に取り込みを終了するものです。ストップトリガとストップカウンタは論理輪されますので、併用できます。

**[トリガディレイ]** トリガディレイは、0～65536 サンプル遅くデータ収集(リングバッファ取り込み)を開始・停止するものです。トリガ発生から、しばらくデータが不要な場合、この機能を使って、データ量を削減できます。

**[デッドタイムカウンター]** スタートトリガとストップトリガが全く同じトリガソース、同じトリガモード、同じ条件設定である場合など、スタートトリガが有効になった直後、ストップトリガも有効になって、データ収集が開始できません。デッドタイムカウンターはスタートトリガ直後、ストップトリガ検出を指定したサンプル数無効にすることでこの問題を回避します。

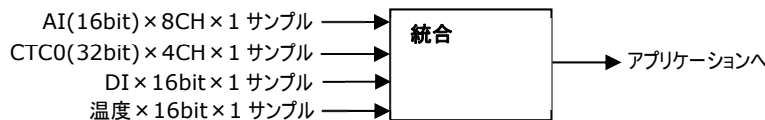
**4.3 ブロックポーリング**

ETHERNET は細かなデータ要求を行い、都度レスポンスを返す仕組みだと、多くのパケットが往来してパフォーマンスが著しく低下します。そこで前述のリングバッファは、大きなデータの塊でデータを転送することにより、少ないパケットで大量のデータを転送してパフォーマンスを向上します。同時に 2 バンクのリングバッファ動作とすることで無間欠の連続データ収集を実現します。

しかしリングバッファは 128 サンプルのデータをまとめて送るので、サンプリング周波数が低いと、リアルタイム性が低下します。例えば 0.1 秒のサンプリングでは 12.8 秒データ待ちが生じ、トレンドグラフなどで待たされると感じます。また複数の機器ではサンプリング周波数に誤差が生じて、データの個数、サンプリング時刻などが合わなくなり、後処理が大変です。つまりリングバッファは単体での高速動作向きです。

低速複数動作ではブロックポーリングが適しています。ブロックポーリングは、アナログ入力 (16bit × 8ch) とカウンタ入力 (32bit × 4ch)、16bit の DI、16bit の温度データを、各 1 サンプルをまとめてブロック転送します。各 1 サンプルなのでサンプリング周期、タイミングはソフトウェアでコントロールできるため複数機器であっても同じタイミングでデータ収集できます。当然レスポンスも早くなります。

**ADXIII42FE-CORE** は環境にもよりますが、PC と Ethernet で直結した場合、ポーリング測定周期 10msec を下回ると、実際の測定周期との乖離が大きくなり、5msec が限界です。大まかな目安として Ethernet 直結の場合 10msec を境に、ポーリングとリングバッファの使用を切り分けると良いでしょう。これに対しリングバッファで頻りにオーバーしない最高速度は PC と Ethernet で直結した場合、3KHz(0.33msec)で 15 倍ほどの性能です。



AI だけほしい人にとっては、CTC や温度は無駄のように思えます。しかし AI だけ送ってもパフォーマンスは大差ありません。ETHERNET はオーバーヘッドが大きいからです。むしろ細切れのリクエスト～レスポンスにすると複数のデータを転送する場合に、大幅なパフォーマンス低下に見舞われます。

**4.4 サンプリングタイマー**

リングバッファでのデータ収集のタイミングは、サンプリングタイマーで制御されます。このサンプリング周波数は可変で 20KHz～0.0137Hz まで可変できます。リングバッファを用いないブロックポーリングでも、このサンプリングタイマーで A/D コンバーターなどが制御されます。ブロックポーリングの速度よりもサンプリングタイマーの速度は十分早くしてください。

## 5. カウンタ

多機能で高精度の本格的な 32Bit エンコーダカウンタを 4 チャンネルを装備します。カウンタは以下のモードの組み合わせでご利用できます。

### <カウント方式>

以下の 4 種類からソフトウェアでチャンネル毎に設定できます。

- ① 位相差パルス 4 倍速(4x)    ② 位相差パルス 2 倍速(2x)    ③ 位相差パルス 1 倍速(1x)    ④ アップダウンカウンタ

### <カウンタリセット>

以下の 3 種類からソフトウェアでチャンネル毎に設定できます。いずれもソフトウェアリセットを組み合わせることができます。

- ① なし
- ② CCW 方向:AZ 相 1 のとき B 相下りでリセット 又は CW 方向:BZ 相 1 のとき A 相下りでリセット(iCENTER=1)
- ③ Z 相上りでリセット(iCENTER=0)

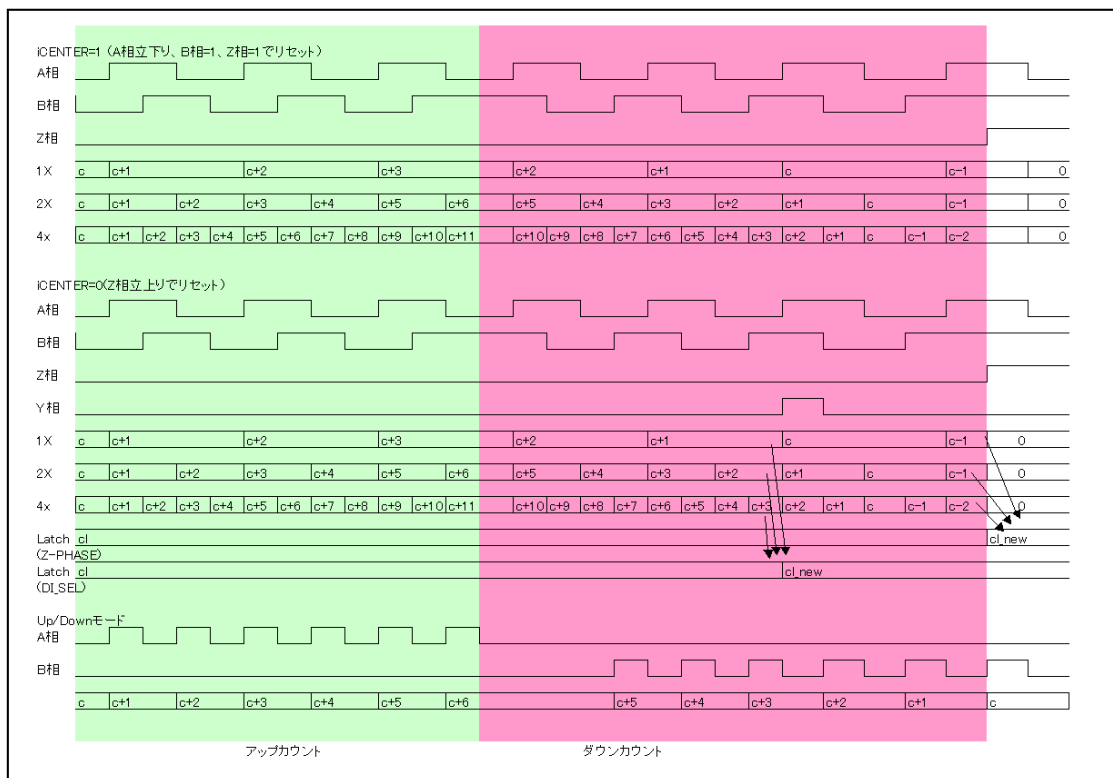
### <ラッチ>

以下の 3 種類からソフトウェアでチャンネル毎に設定できます。

- ① ソフトウェアラッチ(指定関数の呼び出しでラッチ)
- ② カウンタリセットに同期して、リセット直前の値をラッチ(Z-PHASE)
- ③ Y 相上りでラッチ(DI\_SEL)

### <エンコーダカウンタの動作タイミングチャート>

※動作タイミングをまとめると以下のようになります。



iCENTER=0 と、iCENTER=1 以下の各カウント状況は、1 倍速・2 倍速・4 倍速の位相差パルス方式を表します。両者の違いは、Z 相による、リセット方法の違いです。さらに、iCENTER=0 の下のほうの Latch というところには 2 つのラッチモード(Z\_PHASE=カウンタリセットで直前の値をラッチ/DI\_SEL=Y 相と呼んでいるデジタル入力の立上りでラッチ)の違いを表しています。最下部はアップダウンカウンタの動作を示しています。

### <カウンタのデジタル入力(DI)への割り付け>

- カウンタ 0 : A 相[DI0]、B 相[DI1]、Z 相[DI2]、Y 相[DI3]
- カウンタ 1 : A 相[DI4]、B 相[DI5]、Z 相[DI6]、Y 相[DI7]
- カウンタ 2 : A 相[DI8]、B 相[DI9]、Z 相[DI10]、Y 相[DI11]
- カウンタ 3 : A 相[DI12]、B 相[DI13]、Z 相[DI14]、Y 相[DI15]

## 6. ソフトウェア

### 6.1 本製品を扱う方法

3つの方法があります。

- ① adiox3regmap.pdf の、レジスタマップ、通信アルゴリズムを理解して、ソフトウェアは全部自作する。
  - 長所 様々なプラットフォームや OS で利用でき、仕様も自由に決めることができる
  - 短所 開発には最も時間がかかる
- ② adiox3api.pdf の、ADiox3-API を理解して、Windows のアプリケーションのみ開発する
  - 長所 独自の Windows アプリケーションを開発できる
  - 短所 開発にはやや時間がかかる
- ③ 付属のソフトウェア (MultiLoggerX3) を使用して、Windows 上でデータ収集する
  - 長所 開発不要で、即座にデータ収集できる  
使い勝手の良い Windows を利用してロガーを構築できる
  - 短所 プラットフォームが Windows に制約される

以降は前記②③を利用するための前準備である、コンフィグレーションとドライバのインストールについて、記載します。

対応する OS は、WindowsXP(32Bit), WindowsVista(64Bit/32Bit), Windows7(64Bit/32Bit), Windows8(64Bit/32Bit), Windows8.1(64Bit/32Bit), Windows10(64/32Bit)です。ドライバには ADiox3-API をエクスポートするダイナミックリンクライブラリが含まれ、開発環境として、C/C++ 言語用ヘッダファイルとインポートライブラリ、VisualBASIC 用定義ファイル、VisualC#用定義ファイル、各言語毎のサンプルソース、付属アプリケーションとそのソースなどが提供されます。

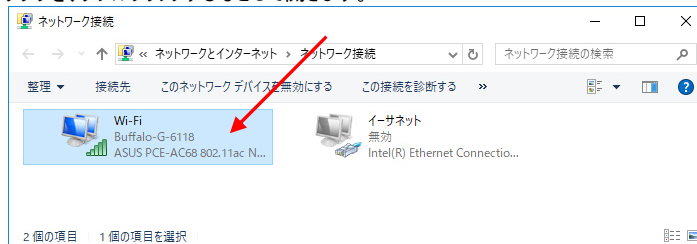
### 6.2 ターゲットの **ADXⅢ42FE-CORE** のコンフィグレーション

出荷時における IP アドレス、ポート番号は以下の通りです。必要に応じてこれを変更します。

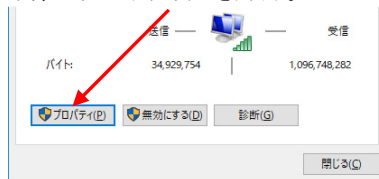
IP アドレス : 192.168.1.30  
ポート番号 : 9010

#### **手順 1: PC と初期状態の ADXⅢ42FE-CORE のアドレスグループを一致させる**

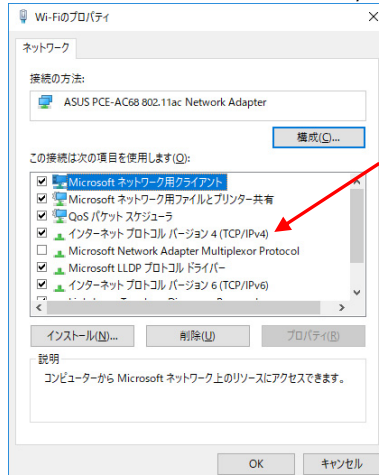
PC とネットワーク接続し電源を投入してください。Windows のネットワークの“アダプタの設定の変更”画面を開き、本製品を接続するネットワークアダプタを、ダブルクリックするなどで開きます。



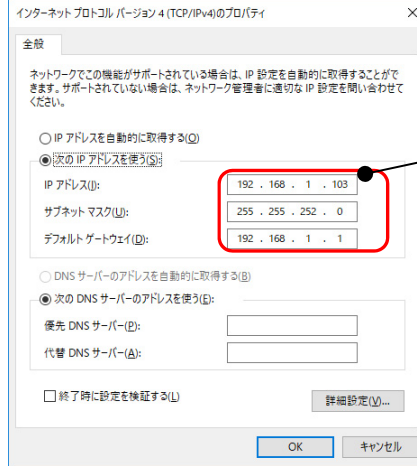
下部の“プロパティ”ボタンをクリック。



“インターネットプロトコルバージョン 4 (TCP/IPv4)”をダブルクリック。



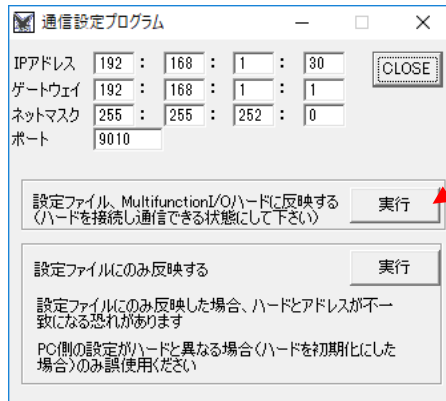
下記の画面になるので、IP アドレスを本製品のアドレスグループ(192.168.1.xxx)に揃えます。



あるいは DHCP で 192.168.1.xxx が自動割付になっており、かつ 192.168.1.30 が除外されていてもかまいません。  
また 192.168.0.xxx の LAN であっても、サブネットマスクが 255.255.252.0 であれば、この PC からは 192.168.0.xxx, 192.168.1.xxx を両方アクセスできるのでこのようにしてもかまいません。

### 手順 2: ADXⅢ42FE-CORE 側の設定を変更する

設定の変更は ADFCONF.exe を使って行います。画面上から IP アドレス、ゲートウェイアドレス、サブネットマスク、ポート番号を指定します。ADFCNF.exe 起動時、これらは現在の設定内容が、表示されます。変更したい場合には、ハードウェアの電源を投入し、各設定項目を半角数字で変更の後、上の実行ボタンをクリックしてください。その後、これらのアドレスは **ADXⅢ42FE-CORE** 再起動後有効になります。(※ 32bit 版は、**CDROM\MFIO\_X3\application32fe\ADFCNF.exe** 64bit 版は、**CDROM\MFIO\_X3\application64fe\ADFCNF.exe** にあります)

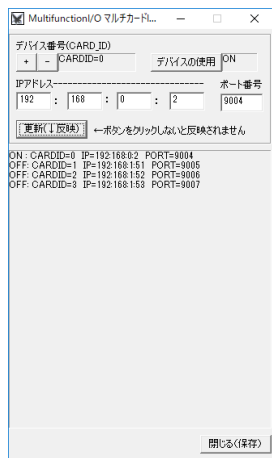


### 手順 3: ADXⅢ42FE-CORE の設定に PC 側をあわせる

本製品の IP アドレスグループが変更された場合には、電源を再投入しなおした上で、手順 1～手順 2 に戻り、アドレスグループを一致させ再接続を行ってください。

### 手順 4: アプリケーションのアドレスをあわせる

最後に、MultiLoggerX3 などアプリ側のアドレスを本製品に合わせます。詳細はこれらのソフトウェアのマニュアルを参考にしてください。



### 6.3 ドライバのインストール方法

本ボードをハンドリングするアプリケーションと同一フォルダに、DLL をコピーします。コピー元は  
**32Bit 版 (WindowsXP,WindowsVista,Windows7,Windows8,Windows8.1,Windows10)の場合**  
**CDROM\MFIO\_X3\driver\dll\_x86fe**  
**64Bit 版 (WindowsVista,Windows7,Windows8,Windows8.1,Windows10)の場合**  
**CDROM\MFIO\_X3\driver\dll\_x64fe**

これで付属アプリケーション(MultiLoggerX3)や開発環境(ADiox3-API)を使うことができます。

### 6.4 アプリケーションと API の使い方、レジスタマップの説明

本書ではこれらは、解説しませんので、以下を参照してください。

レジスタマップは、adiox3regmap.pdf を参照してください。

API は、adiox3api.pdf を参照してください。

付属アプリ MultiLoggerX3 の使用方法は、multilogger\_x3.pdf を参照してください。

しばらく待ちますが、以下のダイアログがポップアップしますので、ユーザ名、パスワードは何も入力しないまま OK ボタンをクリックします。

しばらくすると以下のように右側が、解説 7.1 の最初の画面になるので、後は 7.1 に従って、設定を行います。  
 設定完了、反映後はこのアプリを終了してください。

### 6.5 通信環境の整備

**ADXIII42FE-CORE** と通信できない、途中で通信が切れる、再接続ができないなどのトラブルを避けるには、通信環境を整備する必要があります。

#### ファイヤーウォールソフト(ウイルスバスター、ノートン、Windows ファイアウォールなど)の設定 1

TCP/UDP 送信・受信の双方で、ターゲットの **ADXIII42FE-CORE** の IP アドレス、ポートを使用できるようにしてください。(例外処理、許可するポート、信頼するアドレスなど・・・詳細はファイヤーウォールソフトウェアの取扱説明書を参照してください)

#### ファイヤーウォールソフト(ウイルスバスター、ノートン、Windows ファイアウォールなど)の設定 2

ICMP を送信・受信で許可してください。これは PING パケットを自由に扱えるようにするためです。

#### ネットワーク負荷を引き上げるサービスを止めます

コントロールパネル⇒管理ツール⇒サービスで、Windows Time、Help and support を停止・無効にしてください。  
 いずれもネットワーク、CPU 負荷を大幅に引き上げ安定性を損ないます。

#### その他

複数のイーサネットがあるコンピュータでは使用するイーサネット以外をディセーブルにする。

IEEE1394 などのネットワークデバイスとして認識されるデバイスをディセーブルにする。

多くのトラフィックを処理するサーバ機をホストにしない。

無線 LAN の通信状態を十分な好環境にする。

使用するネットワーク環境の負荷が上がりすぎないようにする。

データ収集中に勝手に起動して通信を行う、各種自動アップデート等を使用しない。

DHCP 系との並列運用しない。あるいは DHCP のアドレスグループを **ADXIII42FE-CORE** のアドレスグループと変える。

タスクスケジューラーを停止する

自動アップデート機能を停止する

AMI-VOICE をはじめバックグラウンドで高負荷で動くソフトを停止する。

## 7. 注意点等

### 一般禁止事項

高温、多湿、急激な温度変化（結露）、静電気、腐食性ガス（強酸、強力アルカリを含む）、導電性の粉塵、振動、基板へのストレス、衝撃、過電圧、逆電圧、短絡、出力端子の過負荷や出力同士のショート、紫外線よりも短い波長の電磁波を大量に浴びせる事、カビ、強電界・強磁界など、電子機器にとって有害な環境での使用を避けて下さい。このような状況下における使用は、保証外、サポート対象外になります。また、システムへの組み込みの際には、十分な検証を行って下さい。

### 本仕様書の扱い

#### <製品との相違>

本仕様書は、ご利用者が理解しやすいよう努力しておりますが、万一、本仕様書と製品が異なる場合には、製品を優先させていただきます。また、本仕様書の主観的解釈の可能な箇所についても、同様に、製品を優先とさせていただきます。

#### <品質と機能>

本製品の品質および機能が、ご利用者の使用目的に適合することを保証するものではありません。従って、本製品の選択導入はご利用者の責任でおこなっていただき、本製品の使用や、その結果の直接的または間接的ないかなる損害についても同様とします。従って、システムに組み込む場合、十分な検証を行って下さい。

#### <バージョンアップ>

ドライバや仕様書のバージョンアップや修正などを、ホームページ、メール、CDROM の配布等の何らかの手法で提供いたします。ただし、弊社の諸事情により迅速な対応がとれない場合もあります。また、これらは、その遂行義務を弊社が負うものではありません。

### 長期の保存

本製品を長期保存なさる場合、結露やダンボールから発生する硫化水素ガスなどによって、短期間に腐食する場合があります。これを防ぐには、結露しない環境に保管し、かつ腐食性ガスを遮断できるようにビニールなどでパッケージングして下さい。また、長期保存後は、2～3時間のエージングをなさってから使用して下さい。

### 総合信頼性試験等

本製品は、PC や、さらにその上位の装置に組み込まれたり、連動して動作します。このため、温度サイクル、静電破壊などの諸条件に対する能力は、組み込まれる PC や装置全体によって、大きく左右されます。また、使用環境の温度、湿度、温度変化、通風状況、粉塵状況、電磁波状況、振動によっても必要な環境適応能力は異なってきます。ゆえに、これら組み込みシステム上での信頼性を要求される場合には、別途総合試験を行なって、仕様環境に耐えうることを確認する必要があります。

### 工業所有権、著作権

本製品の使用により、第三者の工業所有権・著作権に関わる問題が生じた場合、弊社の製造、製法に関わるもの以外については、弊社はその責を負いませんのでご了承下さい。また、弊社の許可無しに、回路、プログラマブルデバイス構成データ、ボード上の EEPROM、ドライバソフトウェアに対するリバースエンジニアリングを禁止します。このような結果生じた損害についても、弊社はその責を負いません。

### 用途

本製品を輸送機器（自動車、列車、船舶等）、交通信号制御、防災・防犯設備、航空機、宇宙機器、潜水艦、海底中継機器、原子力発電所、軍事機器、人命に直接関わる医療機器などの極めて高い安全性を要求される用途へのご検討の際には、弊社までご連絡下さい。